

S1 1 PN=JP 03151613

DIALOG(R)File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

008729848 **Image available**
WPI Acc No: 1991-233863/*199132*

**Laminated ceramic capacitor - using specified wt. of copper powders as
catalyst for sintering, resulting in low temp. sintering NoAbstract Dwg
1/2**

Patent Assignee: MATSUSHITA ELEC IND CO LTD (MATU)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 3151613	A	19910627	JP 89290202	A	19891108	199132 B

Priority Applications (No Type Date): JP 89290202 A 19891108

Derwent Class: L03; V01

International Patent Class (Additional): H01G-004/12

LAMINAR CERAMIC CAPACITOR

Patent Number: JP3151613
Publication date: 1991-06-27
Inventor(s): HOSHI TOSHIHARU; others: 03
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD
Requested Patent: ☐ JP3151613
Application Number: JP19890290202 19891108
Priority Number(s):
IPC Classification: H01G4/12; H01G4/30
EC Classification:
Equivalents: JP2775916B2

Abstract

PURPOSE: To enable low temperature baking while keeping sufficient characteristics, use base metal and dielectric oxide as inner electrode material, and realize remarkable cost reduction, by containing metal copper powder as baking promoter in a ceramic dielectric layer.

CONSTITUTION: Ceramic dielectric layers 1 and inner electrode layers 2 are laminated and baked. The ceramic dielectric layers 1 contain metal copper powder of 0.1-5.0wt.% as baking promoter and are baked. That is, metal copper powder is added to ceramic dielectric material, the metal copper particles of low melting temperature (melting point 1086 deg.C) enter between particles of the dielectric material at the time of baking, and cause temporary flux action, so that a part of the ceramic dielectric material is melted and sufficiently sintered at a low temperature. Hence low temperature sintering at about 1100 deg.C is sufficiently enabled, the interface condition between the inner electrode layers 2 and the ceramic dielectric layers 1 is excellent, bonding between the inner electrode layers 2 and the ceramic dielectric layers 1 is strong in spite of low temperature sintering, and cost can be reduced.

Data supplied from the esp@ccnet database - 12

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-151613

⑤ Int. Cl.⁵H 01 G 4/12
4/30

識別記号

3 5 8
3 0 1 E

庁内整理番号

7135-5E
6921-5E

⑬ 公開 平成3年(1991)6月27日

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 積層セラミックコンデンサ

⑯ 特 願 平1-290202

⑰ 出 願 平1(1989)11月8日

⑱ 発 明 者 星 敏 春 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内

⑲ 発 明 者 渡 辺 由 雄 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内

⑲ 発 明 者 土 屋 宗 次 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内

⑲ 発 明 者 吉 村 進 神奈川県川崎市多摩区東三田3丁目10番1号 松下技研株式会社内

⑳ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地

㉑ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

積層セラミックコンデンサ

2. 特許請求の範囲

セラミック誘電体層と内部電極層が積層焼結されてなり、前記セラミック誘電体層が焼結助剤として金属銅粉末を0.1～5.0wt%含んで焼結されてなる積層セラミックコンデンサ。

3. 発明の詳細な説明

産業上の利用分野

この発明は、電子機器の回路部品等に使える積層セラミックコンデンサに関する。

従来の技術

この積層セラミックコンデンサは、セラミック誘電体層と内部電極層が交互に積層され焼結された多層構造をとる容量素子であり、セラミック誘電体層としては、普通、ペロブスカイト系結晶構造有するもの(例えば、BaTiO₃)が使われる。焼結は、空気雰囲気中、1300～1350℃程度の高温焼成によりなされる。

発明が解決しようとする課題

しかしながら、このような高温での焼成が必要な場合、Ni、Cu等の安価な金属材料は、酸化してしまうので内部電極用材料に使うことができず、高価なPdを使うことになる。このように、高価なPdを使うので、従来の積層セラミックコンデンサは、どうしても高価なものになる。

積層セラミックコンデンサのコストダウンを図るため、セラミック誘電体層に鉛系セラミック誘電体を使い低温焼成化を図ることも検討されている。しかしながら、この場合には、誘電体にPbOが存在することから、セラミック誘電体層が脆く欠け易くて十分な機械的強度がなく、しかも、誘電体層と内部電極層の界面におけるイオンの相互拡散の幅が広くて損失が大きくなるなどコンデンサ特性も十分でないという問題がある。

この発明は、上記事情に鑑み、1100℃程度の低温で十分に焼結が可能で内部電極層とセラミック誘電体層間の界面状態が良好であって、しかも、低温焼結であっても内部電極層とセラミック誘電

体層の接合は強固であり、かつ、コストダウンが可能な積層セラミックコンデンサを提供することを課題とする。

課題を解決するための手段

上記課題を解決するため、この発明の積層セラミックコンデンサは、セラミック誘電体層と内部電極層が積層焼結されてなり、前記セラミック誘電体層が焼結助剤として金属銅粉末を0.1～5.0 wt%含んで焼結されてなる構成となっている。

作用

この発明のコンデンサでは、セラミック誘電体原料に金属銅粉末が添加されていて、焼成の際、熔融温度の低い（融点1086℃）金属銅粒子が誘電体原料の粒子間に入り一時的なフラックス作用を起こすため、セラミック誘電体原料の一部が溶融し低温で十分に焼結するようになる。金属銅粒子は焼成により酸化物となるため、誘電体の絶縁性を劣化させる心配はない。

低い温度で焼成するため、セラミック誘電体層と内部電極層の間の界面における拡散層の幅が狭

く、低損失特性のコンデンサになる。

セラミック誘電体層がBaTiO₃を主成分とする場合には、誘電体層自体の機械的強度が十分であり、製造時の歩留まりも良い。

実施例

以下に本発明の実施例を図面を用いて詳細に説明する。第1図に本発明の一実施例における積層セラミックコンデンサの層構成を示す。

コンデンサはセラミック誘電体層1と内部電極層2が交互に積層され両層が共焼結されてなる積層体を備えるとともに、同積層体の側面に設けられた接続電極3、3を備えている。各内部電極2…は、第1図にみるように、下から1番目、3番目が右側の接続電極3へ、2番目、4番目が左側の接続電極3へそれぞれ接続されていて、隣り合う内部電極層2の間に容量を持たせる構成になっている。

この発明のコンデンサのセラミック誘電体層1としては、BaTiO₃等のようにペロブスカイト結晶構造を有するセラミック誘電体が用いられ

る。

また、この発明のコンデンサの内部電極層2としては、卑金属、誘電性酸化物など安価な材料が使用可能である。

焼結助剤としての金属銅粉末の使用量は、誘電体層用セラミック原料100wt%に対して、0.1～5.0wt%の範囲である。0.1wt%未満では金属銅粉末の添加効果が十分にあらわれない。5.0wt%を上回ると誘電体の誘電率が小さくなるという悪影響が顕著となる。

普通、金属銅粉末をセラミック誘電体原料粉末に加え混合するが、金属銅粉末粒子のサイズがセラミック誘電体原料粉末粒子サイズより小さい場合には、均一に混合させやすくなる。

この発明のコンデンサは、上記図示の層構成や化合物に限らないことは言うまでもない。

低温焼成は、内部電極用材料に安価な卑金属や誘電性酸化物の使用を可能にするため、コストダウンが図れる。

更に、具体的に説明する。

コンデンサにおける層構成は、第1図に示す層構成と同じである。

まず、セラミック誘電体原料であるBaTiO₃粉末に、金属銅粉末を添加し、エタノール中で12時間混合し、乾燥させ、金属銅粉末が均一に混ざった原料粉末を得た。

そして、これら原料粉末と内部電極用材料を用い、セラミック誘電体原料層と内部電極用材料層が交互に積層された積層体を、従来と同様の方法で作った。この後、1100℃で焼成させてコンデンサを得た。

なお、セラミック誘電体層が1100℃の低い温度で十分に焼結されていることを、以下のようにして確認した。

金属銅粉末を添加した原料粉末で直径13mmのペレットを作った。金属銅粉末の添加量は、0.5wt%、1.0wt%、5.0wt%の3通りである。各ペレットを、様々な温度で2時間焼成し収縮率を調べた。収縮率と焼結進度は略比例関係にある。比較のために金属銅粉末を添加しないペレットも作り

同様に焼成し収縮率を調べた。結果を第2図に示す。

第2図にみるように、金属銅粉末を添加したペレットは、1100℃の温度で、金属銅粉末未添加のペレットの1350℃の焼結温度のものと同じ収縮率、すなわち十分な焼結状態になっていることが分かる。

また、比較のために、金属銅粉末を添加せず、1300℃で焼結させるようにした他は、全く同様にしてコンデンサを得た。

実施例と比較例のコンデンサの特性を比べてみると、ところ殆ど差がなく、特性劣化を伴うことなく、金属銅粉末の添加により焼結温度を200℃程度低くすることができることが確認できた。

発明の効果

以上に述べたように、この発明のコンデンサは、セラミック誘電体層に焼結助剤として金属銅粉末を含んでいるため、十分な特性を保ちつつ低温焼成が可能となり、これに従って、内部電極用材料として卑金属や誘電性酸化物が使える大幅なコスト

ダウンが可能となる。

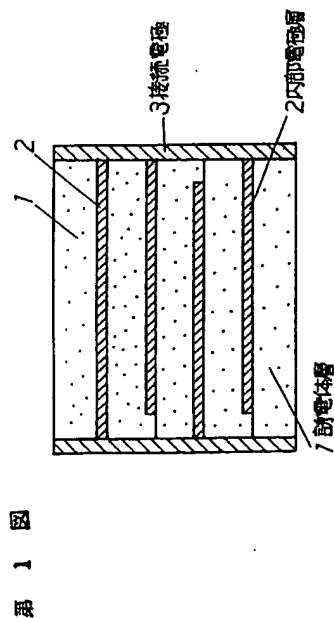
4. 図面の簡単な説明

第1図は、この発明のかかるコンデンサの層構成をあらわす模式的断面図、第2図は、焼結進捗確認用ペレットの焼成温度と収縮率の関係をあらわすグラフである。

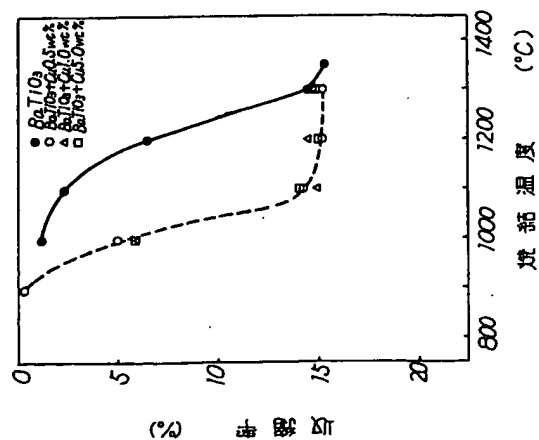
1……セラミック誘電体層、2……内部電極層、3……接続電極。

代理人の氏名 弁理士 栗野重孝 ほか1名

BEST AVAILABLE COPY



第1図



第2図